
高能环形正负电子对撞机硅像素传感器预研项目取得进展

作者：writer 来源：中国科学院

本文原地址：<https://www.iikx.com/news/progress/2388.html>

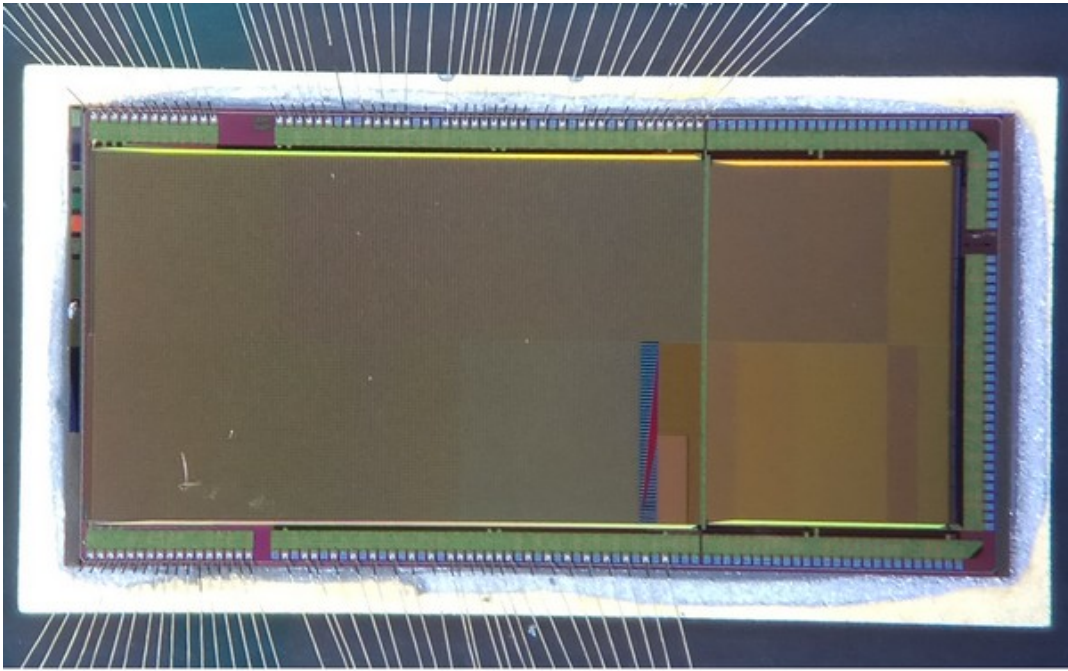
本文仅供学习交流之用，版权归原作者所有，请勿用于商业用途！

中国科学家提出的高能环形正负电子对撞机(CEPC)旨在精确测量希格斯粒子的基本属性，并通过希格斯探索超出标准模型的新物理。CEPC团队在开展并完成加速器和探测器概念设计报告的同时，有序展开了各项关键技术的预研究。顶点探测器作为CEPC实验探测器中的核心器件，需要利用最前沿的硅像素探测器技术建造。在实现高位置分辨率、高读出速率、低功耗的同时，还应具备优异的抗辐照性能。自2014年起，在中国科学院高能物理研究所自主创新经费的支持下，实验物理中心组织队伍开展该项关键技术攻关。团队瞄准领域内最新的CMOS硅像素探测器技术，自主完成传感器设计、提交流片，成功研制测试系统并完成束流测试性能标定。

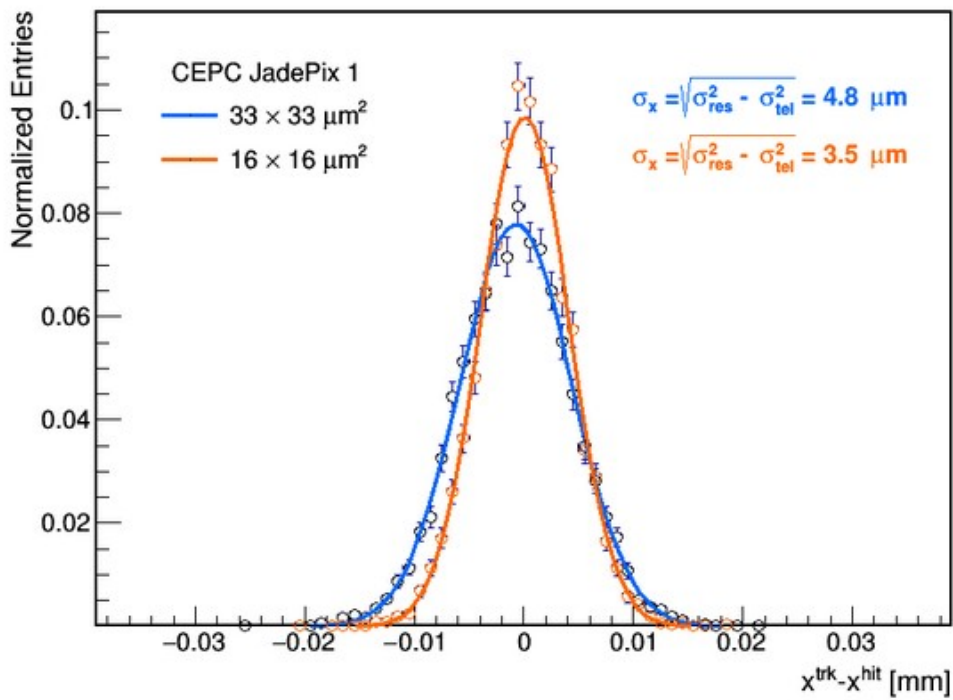
区别于传统类型的硅像素探测器，CMOS硅像素探测器将灵敏探测区域和前端读出电子学直接集成到相同硅基衬底上，更适合于制作高分辨率和低物质量的硅探测器。实验物理中心职工自主设计的原型芯片JadePix 1基于180nm CMOS图像传感器工艺。2015年11月提交流片，2016年年中获得芯片并开始研制测试系统。经过一年时间的改版和调试，成功读取传感器信号。2018年开始，利用放射源测试，初步完成增益刻度和电荷收集效率等性能研究。2018年9月初，利用德国电子同步加速器研究所(DESY)的实验电子束标定JadePix1的位置分辨率。初步结果表明大像素阵列(像素尺寸)的位置分辨率好于5微米，小像素阵列(像素尺寸)好于3.5微米。此外，经中子辐照(10131 MeV neq/cm²)后，芯片位置分辨率无显著降低。

近年来，实验物理中心将先进硅探测器技术及相关电子学作为重点学科发展方向。积极参加、承担ATLAS硅径迹探测器升级任务等国际合作项目，努力提升硅探测器设计、协同制作能力。与此同时积极部署，自主研制用于同步辐射X-光探测的硅像素探测器，并已成功完成工程样机，计划部署在在建的高能同步辐射光源(HEPS)线站上。在面向CEPC顶点探测器预研方面，将基于现有CMOS/SOI等预研基础，研制完整功能硅像素芯片、建造硅像素探测器原型样机。

该研究项目得到核探测与核电子学国家重点实验室、所创新基金、国家千人计划和王贻芳万人计划工作室等的资助。



JadePix 1芯片实物



束流测试标定的芯片位置分辨率

更多 科学进展 请访问 <https://www.iikx.com/news/progress/>

本文版权归原作者所有，请勿用于商业用途，[爱科学iikx.com](http://iikx.com)转发