CMOS后道集成和氧化物半导体领域取得重要进展

作者：writer 来源：科学网

本文原地址：https://www.iikx.com/news/progress/24540.html

本文仅供学习交流之用，版权归原作者所有，请勿用于商业用途！

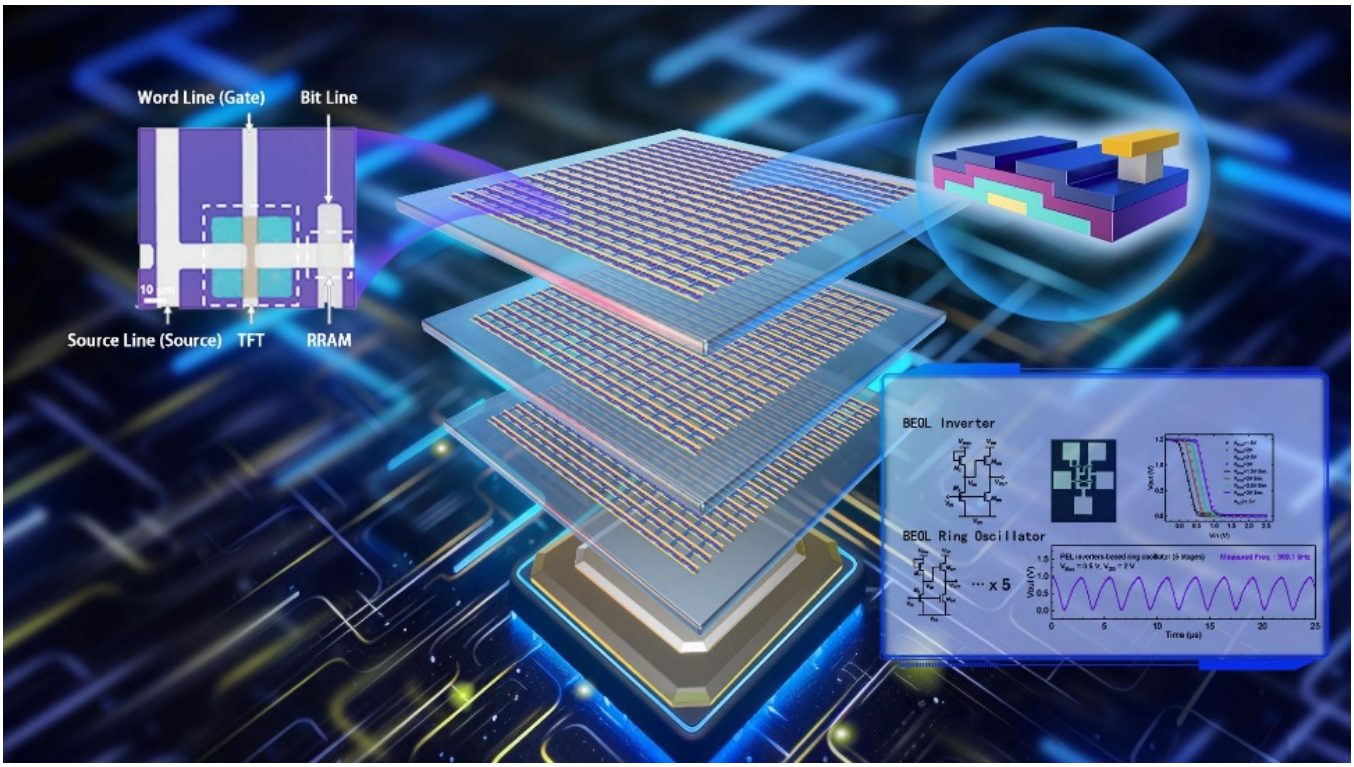
CMOS后道集成和氧化物半导体领域取得重要进展。9月28日，南方科技大学深港微电子学院李毅达助理教授课题组在互补金属氧化物半导体（Complementary Metal Oxide Semiconductor，CMOS）后道集成和氧化物半导体领域取得重要进展。相关成果发表于《自然—通讯》。

随着对数据驱动型应用，如新一代机器学习加速器和物联网等需求的持续增长，传统的冯诺依曼架构面临着严重的存储墙挑战，硅基晶体管工艺制程的缩小进一步加剧了这种情况。为了突破该瓶颈，集存储单元和计算单元为一体的单片三维集成或者存内计算，成为一种潜在的解决方案。但用于CMOS后端集成的硅基技术受到低热负载（小于400摄氏度）的限制，二维材料、氧化物半导体等这些超硅器件可以很好地兼容CMOS后端工艺。

氧化物半导体具有工艺温度低、透明度好、薄膜可大面积生长、电子迁移率高、能带隙宽等优点，这些优点使其适用于内存驱动电路以及基于高性能薄膜晶体管的逻辑电路。随着人们对实现具有新功能和超强计算能力的新型计算架构越来越感兴趣，开发高性能氧化物半导体晶体管以实现兼容CMOS 后端工艺的单片三维集成电路已迫在眉睫。

在该研究中，研究团队首先利用原子层沉积工艺，实现了基于多晶ZnO半导体的高性能薄膜晶体管（TFT），该TFT的电子迁移率可达140 平方厘米每伏秒，电流开关比大于108，栅极漏电流小于10至11安。随后将该TFT集成到忆阻器阵列中，实现了可高速读取的1 kBit的1T1R存储阵列。为了协同设计基于TFT的电路，研究团队还对ZnO TFT进行了器件建模，基于该器件模型，并实现了一个基于纯NMOS设计反相器的5级环形振荡器，该环形振荡器的工作频率可以达到44.85兆赫。（来源：中国科学报 刁雯蕙）

相关论文信息：https://doi.org/10.1038/s41467-023-41868-5



研究示意图 南科大供图

作者：李毅达等 来源：《自然—通讯》

更多 科学进展 请访问 https://www.iikx.com/news/progress/

本文版权归原作者所有，请勿用于商业用途，爱科学iikx.com转发