
高速压控振荡器的模数转换器芯片研究获进展

作者：writer 来源：中国科学院

本文原地址：<https://www.iikx.com/news/progress/39177.html>

本文仅供学习交流之用，版权归原作者所有，请勿用于商业用途！

高速压控振荡器的模数转换器芯片研究获进展

。随着人工智能、超高速无线、有线互联技术的发展，面向GHz级带宽信号处理的高速模数转换器需求日益迫切。同时，先进的互补金属氧化物半导体工艺正向低电压、高集成度方向演进，传统依赖模拟放大器的模数转换器架构，在速度、功耗和工艺可扩展性等方面面临挑战。因此，基于压控振荡器的模数转换器（VCO-based ADC）凭借高度数字化、结构简洁、适配先进工艺的优势，成为实现高性能数据转换的重要技术方向，但其工作频率难以突破GHz级瓶颈，制约了进一步发展。

近日，中国科学技术大学在高速VCO-based ADC芯片研究方面取得进展。团队提出基于可复位环形压控振荡器的新型模数转换器架构（R-RVCO-based ADC），实现了最高2.5 GS/s采样速率的高性能数据转换，突破了相关架构在高速应用中的瓶颈。

研究团队从理论分析与架构设计入手，建立了统一的行为级模型与噪声分析框架，对多类VCO-based ADC进行等效建模和噪声推导，揭示了制约VCO-based ADC采样速率提升的关键瓶颈。团队据此提出离散时间开环R-RVCO-based ADC结构，通过在压控振荡器内部引入差分传递特性，无需额外微分器即可抑制相位噪声积分效应，同时避免奈奎斯特带内的量化噪声整形，使信噪比提升约3dB。

此外，该架构无需数字差分模块，提高了系统对触发器亚稳态的容忍度和整体鲁棒性。在电路实现方面，团队提出了自适应重置技术，实现了压控振荡器重置电压与振荡摆幅的匹配；在粗量化器和细量化器中分别引入动态开关缓冲结构与相位折叠技术，以提高相位提取效率并降低硬件开销。该芯片基于22nm互补金属氧化物半导体工艺，核心面积仅0.0022 mm²，支持500 MS/s至2.5 GS/s的采样速率范围。在2 GS/s采样速率下，实测信噪失真比达到39.1 dB，Walden能效指标低至31.3 fJ/conv-step。

相关研究成果发表在IEEE Journal of Solid-State Circuits上。

芯片图与测试结果

研究团队单位：中国科学技术大学

更多 科学进展 请访问 <https://www.iikx.com/news/progress/>

本文版权归原作者所有，请勿用于商业用途，[爱科学iikx.com](https://www.iikx.com)转发